

"Express Mail" mailing label number EV 327 137 093 US  
Date of Deposit 10/20/03

Our File No. 9281-4683  
Client Reference No. S US02193

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of: )  
Yuichi Shimizu )  
Serial No. To Be Assigned )  
Filing Date: Herewith )  
For: Small Non-Reciprocal Circuit Element )  
With Good Productivity )

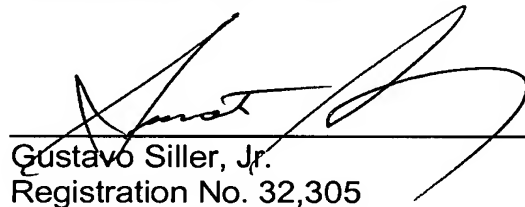
**SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT**

Mail Stop Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Transmitted herewith is a certified copy of priority document Japanese Patent Application No. 2002-306429 filed on October 22, 2002 for the above-named U.S. application.

Respectfully submitted,

  
Gustavo Siller, Jr.  
Registration No. 32,305  
Attorney for Applicant  
Customer Number 00757

BRINKS HOFER GILSON & LIONE  
P.O. BOX 10395  
CHICAGO, ILLINOIS 60610  
(312) 321-4200

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 2 年 1 0 月 2 2 日  
Date of Application:

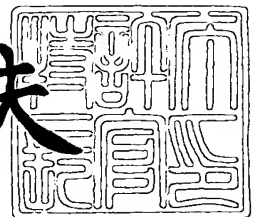
出 願 番 号                      特 願 2 0 0 2 - 3 0 6 4 2 9  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 2 - 3 0 6 4 2 9 ]

出      願      人                      アルプス電気株式会社  
Applicant(s):

2 0 0 3 年    8 月 1 4 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 3 - 3 0 6 5 8 4 9

【書類名】 特許願

【整理番号】 S02193

【あて先】 特許庁長官 殿

【国際特許分類】 H01P 1/38

【発明の名称】 非可逆回路素子

【請求項の数】 10

【発明者】

【住所又は居所】 東京都大田区雪谷大塚町 1 番 7 号 アルプス電気株式会社  
社内

【氏名】 清水 祐一

【特許出願人】

【識別番号】 000010098

【氏名又は名称】 アルプス電気株式会社

【代表者】 片岡 政隆

【手数料の表示】

【予納台帳番号】 037132

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 非可逆回路素子

【特許請求の範囲】

【請求項 1】 平板状のフェライト部材と、このフェライト部材の上面に位置し、第 1 の誘電体を挟んで上下方向の異なる面に設けられて、上下方向に一部が交叉する第 1, 第 2, 第 3 の中心導体とを備え、前記第 1, 第 2, 第 3 の中心導体、及び第 1 の誘電体は、積層された薄膜、或いは厚膜で形成されると共に、前記第 1, 第 2, 第 3 の中心導体のそれぞれは、一端から延びて前記フェライト部材の側面上に形成された第 1 延長部と、他端から延びて前記フェライト部材の側面上に形成された第 2 延長部とを有し、互いに隣り合う前記第 1, 第 2 延長部は、薄膜、或いは厚膜で形成された第 2 の誘電体を介して互いに対向させて、互いに隣り合う前記第 1, 第 2 延長部間でコンデンサを形成したことを特徴とする非可逆回路素子。

【請求項 2】 前記第 1, 第 2 延長部は、前記中心導体の端部から下方向に延びる縦延部と、この縦延部に対して直角方向に延びる横延部とを有し、互いに隣り合う前記第 1, 第 2 延長部の前記横延部同士が前記第 2 の誘電体を介して対向して前記コンデンサを形成したことを特徴とする請求項 1 記載の非可逆回路素子。

【請求項 3】 前記第 1, 第 3 の中心導体との間で第 1 の前記コンデンサが、また、前記第 1, 第 2 の中心導体との間で第 2 の前記コンデンサが、更に、前記第 2, 第 3 の中心導体との間で第 3 の前記コンデンサが形成されたことを特徴とする請求項 1, 又は 2 記載の非可逆回路素子。

【請求項 4】 前記フェライト部材の側面上には、薄膜、或いは厚膜で形成された抵抗体が設けられ、前記抵抗体は、前記第 1 の中心導体の前記第 2 延長部と前記第 3 の中心導体の前記第 1 延長部との間に接続されたことを特徴とする請求項 1 から 3 の何れかに記載の非可逆回路素子。

【請求項 5】 前記第 1, 第 2 延長部のそれぞれは、端部から延びて前記フェライト部材の下面に形成された第 1, 第 2 の端子部を有することを特徴とする請求項 1 から 4 の何れかに記載の非可逆回路素子。

【請求項 6】 前記第 2 の端子部のそれぞれは、前記フェライト部材の下面に設けられた接続導体によって接続されたことを特徴とする請求項 5 記載の非可逆回路素子。

【請求項 7】 互いに結合されて磁気閉回路を形成する第 1, 第 2 のヨークと、前記フェライト部材上に配置された磁石と、第 1, 第 2 の導電パターン、及び孔が設けられた回路基板とを備え、前記フェライト部材の下面が前記回路基板上に載置されて、前記第 1 の端子部のそれぞれが第 1 の導電パターンに接続されると共に、前記第 2 の端子部が前記第 2 の導電パターンに接続され、前記第 1 のヨークが前記フェライト部材上に配置されると共に、前記第 2 のヨークが前記回路基板の下面に配置されて、前記孔には、前記第 1, 第 2 のヨークの何れか一方、或いは双方を挿入して、前記第 1, 第 2 のヨークを結合したことを特徴とする請求項 5、又は 6 記載の非可逆回路素子。

【請求項 8】 互いに結合されて磁気閉回路を形成する第 1, 第 2 のヨークと、前記フェライト部材上に配置された磁石と、第 1, 第 2 の引出端子を設けた絶縁基板とを備え、前記フェライト部材の下面が前記絶縁基板上に載置されて、前記第 1 の端子部のそれぞれが第 1 の引出端子に接続されると共に、前記第 2 の端子部が前記第 2 の引出端子に接続され、前記第 1 のヨークが前記フェライト部材上に配置されると共に、前記第 2 のヨークが前記絶縁基板の下面に配置されて、前記第 1, 第 2 のヨークを結合したことを特徴とする請求項 5、又は 6 記載の非可逆回路素子。

【請求項 9】 平板状のフェライト部材と、このフェライト部材の上面に位置し、第 1 の誘電体を挟んで上下方向の異なる面に設けられて、上下方向に一部が交叉する第 1, 第 2, 第 3 の中心導体とを備え、前記第 1, 第 2, 第 3 の中心導体、及び第 1 の誘電体は、積層された薄膜、或いは厚膜で形成されると共に、前記第 1, 第 2, 第 3 の中心導体のそれぞれは、一端から延びて前記フェライト部材の側面上に形成された第 1 延長部と、他端から延びて前記フェライト部材の側面上に形成された第 2 延長部と、前記第 1 延長部のそれぞれの端部から延びて前記フェライト部材の下面に形成された第 1 の端子部と、前記第 2 延長部のそれぞれの端部から延びて前記フェライト部材の下面に形成された第 2 の端子部と有

することを特徴とする非可逆回路素子。

【請求項 1 0】 前記第 2 の端子部のそれぞれは、前記フェライト部材の下面に設けられた接続導体によって接続されたことを特徴とする請求項 9 記載の非可逆回路素子。

【発明の詳細な説明】

【 0 0 0 1】

【発明の属する技術分野】

本発明は送受信システム等に適用されるサーキュレータ、アイソレータ等の非可逆回路素子に関する。

【 0 0 0 2】

【従来の技術】

従来の非可逆回路素子の図面を説明すると、図 1 3 は従来の非可逆回路素子の分解斜視図、図 1 4 は従来の非可逆回路素子に係るフェライト部材の斜視図である。

【 0 0 0 3】

次に、従来の非可逆回路素子の構成を図 1 3，図 1 4 に基づいて説明すると、合成樹脂の成型品からなる基台 5 1 は、中央部に設けられた凹部 5 1 a と、上面に設けられた複数個の切り欠き部 5 1 b とを有する。

3 個のチップ型コンデンサ C 1，C 2，C 3 と、1 個のチップ型の抵抗 R は、切り欠き部 5 1 b 内に収納されて取り付けられる。

【 0 0 0 4】

円板状のフェライト部材 5 2 の上面には、薄膜で形成された第 1，第 2，第 3 の中心導体 5 3，5 4，5 5 が形成されている。

そして、これ等の第 1，第 2，第 3 の中心導体 5 3，5 4，5 5 は、ここでは図示しないが、絶縁材の薄膜で形成された誘電体を介して積層されると共に、1 2 0 度の間隔で一部が互いに交叉した状態で形成されている。

【 0 0 0 5】

また、このフェライト部材 5 2 は、凹部 5 1 a 内に収納されると共に、第 1 の中心導体 5 3 の一端部は、コンデンサ C 1 にワイヤーボンディングされ、また、

第2の中心導体54の一端部は、コンデンサC2にワイヤーボンディングされ、更に、第3の中心導体55の一端部は、コンデンサC3と抵抗Rにワイヤーボンディングされている。

#### 【0006】

円板状の2個の磁石56がフェライト部材52の上下に配置されると共に、この上部の磁石56上には、第1ヨーク57が配置され、また、下部の磁石56の下面には、第2のヨーク58が配置されると共に、第1、第2のヨーク57、58を結合して、第1、第2のヨーク57、58とで磁気閉回路が形成された構成となっている。

#### 【0007】

##### 【発明が解決しようとする課題】

従来の非可逆回路素子は、フェライト部材52の上面のみに、薄膜形成された第1、第2、第3の中心導体53、54、55が設けられるため、その配線にワイヤーを使用する必要性が生じて、生産性が悪く、コスト高になるという問題がある。

また、チップ型のコンデンサC1、C2、C3やチップ型の抵抗Rを必要とし、その組込作業が面倒であるばかりか、大型になるという問題がある。

#### 【0008】

そこで、本発明は小型で、生産性が良く、安価な非可逆回路素子を提供することを目的とする。

#### 【0009】

##### 【課題を解決するための手段】

上記課題を解決するための第1の解決手段として、平板状のフェライト部材と、このフェライト部材の上面に位置し、第1の誘電体を挟んで上下方向の異なる面に設けられて、上下方向に一部が交叉する第1、第2、第3の中心導体とを備え、前記第1、第2、第3の中心導体、及び第1の誘電体は、積層された薄膜、或いは厚膜で形成されると共に、前記第1、第2、第3の中心導体のそれぞれは、一端から延びて前記フェライト部材の側面上に形成された第1延長部と、他端から延びて前記フェライト部材の側面上に形成された第2延長部とを有し、互い

に隣り合う前記第 1, 第 2 延長部は、薄膜、或いは厚膜で形成された第 2 の誘電体を介して互いに対向させて、互いに隣り合う前記第 1, 第 2 延長部間でコンデンサを形成した構成とした。

#### 【0010】

また、第 2 の解決手段として、前記第 1, 第 2 延長部は、前記中心導体の端部から下方向に延びる縦延部と、この縦延部に対して直角方向に延びる横延部とを有し、互いに隣り合う前記第 1, 第 2 延長部の前記横延部同士が前記第 2 の誘電体を介して対向して前記コンデンサを形成した構成とした。

#### 【0011】

また、第 3 の解決手段として、前記第 1, 第 3 の中心導体との間で第 1 の前記コンデンサが、また、前記第 1, 第 2 の中心導体との間で第 2 の前記コンデンサが、更に、前記第 2, 第 3 の中心導体との間で第 3 の前記コンデンサが形成された構成とした。

#### 【0012】

また、第 4 の解決手段として、前記フェライト部材の側面上には、薄膜、或いは厚膜で形成された抵抗体が設けられ、前記抵抗体は、前記第 1 の中心導体の前記第 2 延長部と前記第 3 の中心導体の前記第 1 延長部との間に接続された構成とした。

#### 【0013】

また、第 5 の解決手段として、前記第 1, 第 2 延長部のそれぞれは、端部から延びて前記フェライト部材の下面に形成された第 1, 第 2 の端子部を有する構成とした。

また、第 6 の解決手段として、前記第 2 の端子部のそれぞれは、前記フェライト部材の下面に設けられた接続導体によって接続された構成とした。

#### 【0014】

また、第 7 の解決手段として、互いに結合されて磁気閉回路を形成する第 1, 第 2 のヨークと、前記フェライト部材上に配置された磁石と、第 1, 第 2 の導電パターン、及び孔が設けられた回路基板とを備え、前記フェライト部材の下面が前記回路基板上に載置されて、前記第 1 の端子部のそれぞれが第 1 の導電パター



ンに接続されると共に、前記第 2 の端子部が前記第 2 の導電パターンに接続され、前記第 1 のヨークが前記フェライト部材上に配置されると共に、前記第 2 のヨークが前記回路基板の下面に配置されて、前記孔には、前記第 1, 第 2 のヨークの何れか一方、或いは双方を挿入して、前記第 1, 第 2 のヨークを結合した構成とした。

#### 【 0 0 1 5 】

また、第 8 の解決手段として、互いに結合されて磁気閉回路を形成する第 1, 第 2 のヨークと、前記フェライト部材上に配置された磁石と、第 1, 第 2 の引出端子を設けた絶縁基板とを備え、前記フェライト部材の下面が前記絶縁基板上に載置されて、前記第 1 の端子部のそれぞれが第 1 の引出端子に接続されると共に、前記第 2 の端子部が前記第 2 の引出端子に接続され、前記第 1 のヨークが前記フェライト部材上に配置されると共に、前記第 2 のヨークが前記絶縁基板の下面に配置されて、前記第 1, 第 2 のヨークを結合した構成とした。

#### 【 0 0 1 6 】

また、第 9 の解決手段として、平板状のフェライト部材と、このフェライト部材の上面に位置し、第 1 の誘電体を挟んで上下方向の異なる面に設けられて、上下方向に一部が交叉する第 1, 第 2, 第 3 の中心導体とを備え、前記第 1, 第 2, 第 3 の中心導体、及び第 1 の誘電体は、積層された薄膜、或いは厚膜で形成されると共に、前記第 1, 第 2, 第 3 の中心導体のそれぞれは、一端から延びて前記フェライト部材の側面上に形成された第 1 延長部と、他端から延びて前記フェライト部材の側面上に形成された第 2 延長部と、前記第 1 延長部のそれぞれの端部から延びて前記フェライト部材の下面に形成された第 1 の端子部と、前記第 2 延長部のそれぞれの端部から延びて前記フェライト部材の下面に形成された構成とした。

#### 【 0 0 1 7 】

また、第 1 0 の解決手段として、前記第 2 の端子部のそれぞれは、前記フェライト部材の下面に設けられた接続導体によって接続された構成とした。

#### 【 0 0 1 8 】

#### 【発明の実施の形態】

本発明の非可逆回路素子の図面を説明すると、図 1 は本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した正面図、図 2 は本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した回路基板の平面図、図 3 は本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用したフェライト部材の斜視図、図 4 は本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用したフェライト部材を裏から見た斜視図、図 5 は本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した立体配線図、図 6 は本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した回路図である。

#### 【 0 0 1 9 】

また、図 7 は本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した正面図、図 8 は本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した絶縁基板の平面図、図 9 は本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用したフェライト部材の斜視図、図 1 0 は本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用したフェライト部材を裏から見た斜視図、図 1 1 は本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した立体配線図、図 1 2 は本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した回路図である。

#### 【 0 0 2 0 】

次に、本発明の非可逆回路素子の第 1 実施例としてサーキュレータに適用した場合の構成を図 1 ～図 6 に基づいて説明すると、プリント基板からなる回路基板 1 は、特に図 2 に示すように、円弧状の複数個の孔 1 a を有すると共に、回路基板 1 の上面には、等間隔にランド部 2 a が配置された複数個の第 1 の導電パターン 2 と、中心部にランド部 3 a を有する第 2 の導電パターン 3 が設けられている。

#### 【 0 0 2 1 】

そして、第 1、第 2 の導電パターン 2、3 は、回路基板 1 に形成された送受信回路に接続されると共に、第 2 のパターン 3 は、接地用として使用されるようになっている。

また、ランド部 2 a、3 a は、孔 1 a 内に位置した状態で配置されている。

#### 【0022】

YIG (Yttrium iron garnet) 等からなる平板状 (円板状) のフェライト部材 4 には、上面 4 a、側面 4 b、及び下面 4 c に跨って、薄膜、或いは厚膜で形成された第 1、第 2、第 3 の中心導体 5、6、7 が形成されている。

#### 【0023】

そして、フェライト部材 4 の上面 4 a に設けられた第 1、第 2、第 3 の中心導体 5、6、7 は、ここでは図示しないが、絶縁材からなる薄膜、或いは厚膜で形成された第 1 の誘電体を介して積層されると共に、第 1、第 2、第 3 の中心導体 5、6、7 は、互いに 120 度の間隔を置いて配設されると共に、上下方向において一部が交叉した状態となっている。

#### 【0024】

また、第 1、第 2、第 3 の中心導体 5、6、7 の形成は、薄膜の場合、クローム (Cr) や銅 (Cu) 等を蒸着することにより形成され、また、厚膜の場合、銀 (Ag) ペーストや銅 (Cu) ペーストを印刷することによって形成される。

更に、第 1、第 2、第 3 の中心導体 5、6、7 間を絶縁する第 1 の誘電体 (図示せず) の形成は、薄膜の場合、酸化シリコン等を蒸着することにより形成され、また、厚膜の場合、チタン酸パラジウム等を印刷することによって形成される。

#### 【0025】

また、第 1、第 2、第 3 の中心導体 5、6、7 のそれぞれは、一端から延びてフェライト部材 4 の側面 4 上に形成された第 1 延長部 8 と、他端から延びてフェライト部材 4 の側面 4 上に形成された第 2 延長部 9 とを有する。

そして、第 1 延長部 8 は、上面から下方に向かって延びる縦延部 8 a と、この縦延部 8 a に対して直角方向に延びる横延部 8 b とを有し、また、第 2 延長部 9 は、上面から下方に向かって延びる縦延部 9 a と、この縦延部 9 a に対して直角方向に延びる横延部 9 b とを有する。

#### 【0026】

更に、第 1、第 2、第 3 の中心導体 5、6、7 の第 1、第 2 延長部 8 のそれぞれは、端部から延びてフェライト部材 4 の下面 4 c に形成された第 1、第 2 の端子部 1 0、1 1 を有すると共に、第 2 の端子部 1 1 のそれぞれは、フェライト部材 4 の下面 4 c に設けられた接続導体 1 2 によって、互いに接続された状態となっている。

#### 【0 0 2 7】

また、第 1 の中心導体 5 の第 1 延長部 8 の横延部 8 b と、第 3 の中心導体 7 の第 2 延長部 9 の横延部 9 b は、薄膜、或いは厚膜で形成された絶縁材からなる第 2 の誘電体（図示せず）を介して互いに対向させて、互いに隣り合う第 1、第 2 延長部 8、9 間で第 1 のコンデンサ C 1 が形成されている。

#### 【0 0 2 8】

更に、第 1 の中心導体 5 の第 2 延長部 9 の横延部 9 b と、第 2 の中心導体 6 の第 1 延長部 8 の横延部 8 b は、薄膜、或いは厚膜で形成された絶縁材からなる第 2 の誘電体（図示せず）を介して互いに対向させて、互いに隣り合う第 1、第 2 延長部 8、9 間で第 2 のコンデンサ C 2 が形成されている。

#### 【0 0 2 9】

更に又、第 2 の中心導体 6 の第 2 延長部 9 の横延部 9 b と、第 3 の中心導体 7 の第 1 延長部 8 の横延部 8 b は、薄膜、或いは厚膜で形成された絶縁材からなる第 2 の誘電体（図示せず）を介して互いに対向させて、互いに隣り合う第 1、第 2 延長部 8、9 間で第 3 のコンデンサ C 3 が形成されている。

#### 【0 0 3 0】

その結果、第 1、第 2、第 3 のコンデンサ C 1、C 2、C 3 は、図 5 に示すような配線となっている。

また、第 1、第 2 延長部 8、9 間を絶縁する第 2 の誘電体の形成は、第 1 の誘電体と同様に、薄膜の場合、酸化シリコン等を蒸着することにより形成され、また、厚膜の場合、チタン酸パラジウム等を印刷することによって形成される。

なお、上部に位置する横延部を削ることによって、コンデンサの容量を調整することができる。

#### 【0 0 3 1】

このような構成を有するフェライト部材 4 の下面 4 c は、回路基板 1 上に載置されて、第 1 の端子部 10 のそれぞれは、第 1 の導電パターン 2 のランド部 2 a に半田付けされて接続され、また、第 2 の端子部 11 に導通された接続導体 12 は、第 2 の導電パターン 3 のランド部 3 a に半田付けされて接続され、第 2 の端子部 11 が接地された状態となる。

#### 【0032】

磁性板（鉄板等）からなる第 1 のヨーク 13 は、コ字状をなし、上板 13 a と、この上板 13 a の対向する辺から下方に折り曲げられた側板 13 b とを有し、この上板 13 a の内側には、板状の磁石 14 が配置されている。

そして、この磁石 14 は、フェライト部材 4 の上方に配置されると共に、側板 13 b の下端部が孔 1 a 内に挿入される。

#### 【0033】

コ字状の磁性板（鉄板等）からなる第 2 のヨーク 15 は、四角状の底板 15 a と、この底板 15 a の対向する辺から上方に折り曲げられた一対の側板 15 b とを有する。

そして、第 2 のヨーク 15 は、回路基板 1 の下面側に配置された状態で、側板 15 b の上端部が孔 1 a に挿入されて、第 1、第 2 のヨーク 13、15 が互いに結合された状態となる。

その結果、第 1、第 2 のヨーク 13、15 は、磁気閉回路が形成される。

#### 【0034】

図 4、図 6 に示すように、第 1、第 2、第 3 の中心導体 5、6、7 の第 1 の端子部 10 は、第 1、第 2、第 3 のコンデンサ C1、C2、C3 を介して接地されると共に、第 2 の端子部 11 は、それぞれ接地された状態となっている。

#### 【0035】

なお、この第 1 実施例では、コンデンサを設けたもので説明したが、コンデンサを設けなくても良い。

また、第 1、第 2 のヨーク 13、15 は、孔 1 a に挿入したもので説明したが、第 1、第 2 のヨーク 13、15 の何れか一方を孔 1 a に挿入したもので良い。

**【0036】**

図7～図12は、本発明の非可逆回路素子の第2実施例としてアイソレータに適用した場合を示し、この第2実施例について説明すると、先ず、第1点として、特に図9、図10に示すように、第1実施例に対して抵抗体16を追加したものである。

**【0037】**

そして、この抵抗体16は、薄膜、或いは厚膜によって、フェライト部材4の側面4bに形成されたもので、抵抗体16の形成は、薄膜の場合、タンタル酸化シリコン等を蒸着することによって形成され、また、厚膜の場合、カーボンと有機バインダの混合液等からなる抵抗材料を印刷することによって形成される。

また、抵抗体16は、第1の中心導体5の第2延長部9と第3の中心導体7の第1延長部8とに接続された状態となっている。

**【0038】**

第2点目として、第1実施例の回路基板1に代えて絶縁基板17を使用したもので、この絶縁基板17は、特に図8に示すように、120度の間隔で配置された第1の引出端子18と、第1の引出端子18の間に配置された第2の引出端子19とを有する。

**【0039】**

そして、第1の引出端子18は、導電パターンで形成されたランド部18aと、このランド部18aに導通した状態で絶縁基板17に取り付けられた端子板18bとで構成され、また、第2の引出端子19は、導電パターンで形成されたランド部19aと、このランド部19aに導通した状態で絶縁基板17に取り付けられた端子板19bとで構成されている。

**【0040】**

この絶縁基板17には、フェライト部材4の下面4cが載置され、第1の引出端子18のランド部18aには、第1の端子部10のそれぞれが半田付けされて接続され、また、第2の引出端子19のランド部19aには、第2の端子部11に導通された接続導体12が半田付けされて接続されて、第2の端子部11が接地された状態となる。

**【0041】**

なお、第1、第2の引出端子18、19は、金属板からなる端子部材が絶縁基板17に埋設されて、端子部材でランド部18a、19aと端子板18b、19bを兼ねるようにしても良い。

**【0042】**

また、その他の構成は、第1実施例と同様であるので、同一部品に同一番号を付し、ここではその説明を省略する。

**【0043】**

そして、このような構成を有する第2実施例のアイソレータは、図11、図12に示すように、第1、第2の中心導体5、6の第1の端子部10は、第1、第2のコンデンサC1、C2を介して接地されると共に、第1、第2の中心導体5、6の第2の端子部11は、それぞれ接地された状態となっており、また、第3の中心導体7の第1の端子部10は、第3のコンデンサC3と抵抗体Rを介して接地されると共に、第3の中心導体7の第2の端子部11は、接地された状態となっている。

**【0044】**

なお、この第2実施例では、コンデンサと抵抗体を設けたもので説明したが、コンデンサと抵抗体を設けなくとも良い。

また、第1実施例における回路基板1は、第2実施例の絶縁基板17に代えても良く、第2実施例における絶縁基板17は、第1実施例の回路基板1に代えても良い。

**【0045】****【発明の効果】**

本発明の非可逆回路素子は、平板状のフェライト部材と、このフェライト部材の上面に位置し、第1の誘電体を挟んで上下方向の異なる面に設けられて、上下方向に一部が交叉する第1、第2、第3の中心導体とを備え、第1、第2、第3の中心導体、及び第1の誘電体は、積層された薄膜、或いは厚膜で形成されると共に、第1、第2、第3の中心導体のそれぞれは、一端から延びてフェライト部

材の側面上に形成された第 1 延長部と、他端から延びてフェライト部材の側面上に形成された第 2 延長部とを有し、互いに隣り合う第 1, 第 2 延長部は、薄膜、或いは厚膜で形成された第 2 の誘電体を介して互いに対向させて、互いに隣り合う第 1, 第 2 延長部間でコンデンサを形成した構成とした。

このような構成によって、従来のチップ型コンデンサを使用することがなく、コンデンサを薄く形成できて、小型で安価なものが得られる。

また、コンデンサは、中心導体間に形成されるものであるため、ワイヤボンディング等の配線作業が不要となって、組立性の良好なものが得られる。

#### 【 0 0 4 6 】

また、第 1, 第 2 延長部は、中心導体の端部から下方向に延びる縦延部と、この縦延部に対して直角方向に延びる横延部とを有し、互いに隣り合う第 1, 第 2 延長部の横延部同士が第 2 の誘電体を介して対向してコンデンサを形成したため、フェライト部材の側面を有効に活用できると共に、容量が大きく、且つ、容量精度の良好で、容量調整の容易なコンデンサが得られる。

#### 【 0 0 4 7 】

また、第 1, 第 3 の中心導体との間で第 1 のコンデンサが、また、第 1, 第 2 の中心導体との間で第 2 のコンデンサが、更に、第 2, 第 3 の中心導体との間で第 3 のコンデンサが形成されたため、小型で、サーキュレータに使用して好適なものが得られる。

#### 【 0 0 4 8 】

また、フェライト部材の側面上には、薄膜、或いは厚膜で形成された抵抗体が設けられ、抵抗体は、第 1 の中心導体の第 2 延長部と第 3 の中心導体の第 1 延長部との間に接続されたため、従来のチップ型抵抗を使用することが無く、抵抗体を薄く形成できて、小型で、アイソレータに適用して好適なものが得られる。

#### 【 0 0 4 9 】

また、第 1, 第 2 延長部のそれぞれは、端部から延びてフェライト部材の下面に形成された第 1, 第 2 の端子部を有するため、中心導体の他部品（回路基板や絶縁基板）への接続が容易となって、組立性の良好なものが得られる。

#### 【 0 0 5 0 】



また、第 2 の端子部のそれぞれは、フェライト部材の下面に設けられた接続導体によって接続されたため、接地すべき第 2 の端子部の接続が一括にできると共に、接地を確実にできる。

#### 【 0 0 5 1 】

また、互いに結合されて磁気閉回路を形成する第 1，第 2 のヨークと、フェライト部材上に配置された磁石と、第 1，第 2 の導電パターン、及び孔が設けられた回路基板とを備え、フェライト部材の下面が回路基板上に載置されて、第 1 の端子部のそれぞれが第 1 の導電パターンに接続されると共に、第 2 の端子部が第 2 の導電パターンに接続され、第 1 のヨークがフェライト部材上に配置されると共に、第 2 のヨークが回路基板の下面に配置されて、孔には、第 1，第 2 のヨークの何れか一方、或いは双方を挿入して、第 1，第 2 のヨークを結合した構成とした。

このような構成によって、非可逆回路素子が回路基板に直に組み込みできて、コンパクトで、配線作業の容易なものが得られる。

#### 【 0 0 5 2 】

また、互いに結合されて磁気閉回路を形成する第 1，第 2 のヨークと、フェライト部材上に配置された磁石と、第 1，第 2 の引出端子を設けた絶縁基板とを備え、フェライト部材の下面が絶縁基板上に載置されて、第 1 の端子部のそれぞれが第 1 の引出端子に接続されると共に、第 2 の端子部が第 2 の引出端子に接続され、第 1 のヨークが前記フェライト部材上に配置されると共に、第 2 のヨークが絶縁基板の下面に配置されて、第 1，第 2 のヨークを結合した構成とした。

このような構成によって、単品としての非可逆回路素子が容易に製造できると共に、小型のものが得られる。

#### 【 0 0 5 3 】

また、平板状のフェライト部材と、このフェライト部材の上面に位置し、第 1 の誘電体を挟んで上下方向の異なる面に設けられて、上下方向に一部が交叉する第 1，第 2，第 3 の中心導体とを備え、前記第 1，第 2，第 3 の中心導体、及び第 1 の誘電体は、積層された薄膜、或いは厚膜で形成されると共に、第 1，第 2，第 3 の中心導体のそれぞれは、一端から延びてフェライト部材の側面上に形成

された第 1 延長部と、他端から延びてフェライト部材の側面上に形成された第 2 延長部と、第 1 延長部のそれぞれの端部から延びてフェライト部材の下面に形成された第 1 の端子部と、第 2 延長部のそれぞれの端部から延びてフェライト部材の下面に形成されたため、中心導体の他部品（回路基板や絶縁基板）への接続が容易となって、組立性の良好なものが得られる。

#### 【 0 0 5 4 】

また、第 2 の端子部のそれぞれは、フェライト部材の下面に設けられた接続導体によって接続されたため、接地すべき第 2 の端子部の接続が一括にできると共に、接地を確実にできる。

#### 【図面の簡単な説明】

##### 【図 1】

本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した正面図。

##### 【図 2】

本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した回路基板の平面図。

##### 【図 3】

本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用したフェライト部材の斜視図。

##### 【図 4】

本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用したフェライト部材を裏から見た斜視図。

##### 【図 5】

本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した立体配線図。

##### 【図 6】

本発明の非可逆回路素子の第 1 実施例に係り、サーキュレータに適用した回路図。

##### 【図 7】

本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した正面図

。

【図 8】

本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した絶縁基板の平面図。

【図 9】

本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用したフェライト部材の斜視図。

【図 1 0】

本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用したフェライト部材を裏から見た斜視図。

【図 1 1】

本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した立体配線図。

【図 1 2】

本発明の非可逆回路素子の第 2 実施例に係り、アイソレータに適用した回路図

。

【図 1 3】

従来の非可逆回路素子の分解斜視図。

【図 1 4】

従来の非可逆回路素子に係るフェライト部材の斜視図。

【符号の説明】

- 1 回路基板
- 1 a 孔
- 2 第 1 の導電パターン
- 2 a ランド部
- 3 第 2 の導電パターン
- 3 a ランド部
- 4 フェライト部材

- 4 a 上面
- 4 b 側面
- 4 c 下面
- 5 第 1 の中心導体
- 6 第 2 の中心導体
- 7 第 3 の中心導体
- 8 第 1 延長部
  - 8 a 縦延部
  - 8 b 横延部
- 9 第 2 延長部
  - 9 a 縦延部
  - 9 b 横延部
- 1 0 第 1 の端子部
- 1 1 第 2 の端子部
- 1 2 接続導体
- 1 3 第 1 のヨーク
  - 1 3 a 上板
  - 1 3 b 側板
- 1 4 磁石
- 1 5 第 2 のヨーク
  - 1 5 a 底板
  - 1 5 b 側板
- 1 6 抵抗体
- 1 7 絶縁基板
- 1 8 第 1 の引出端子
  - 1 8 a ランド部
  - 1 8 b 端子板
- 1 9 第 2 の引出端子
  - 1 9 a ランド部

1 9 b 端子板

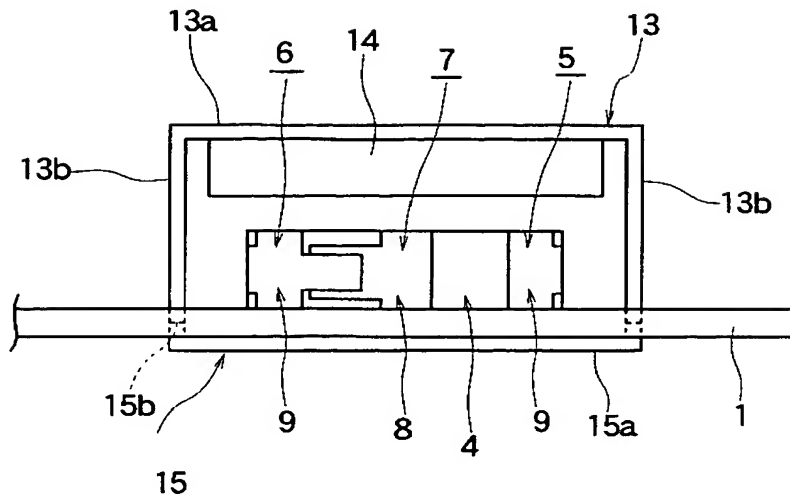
C 1 第 1 のコンデンサ

C 2 第 2 のコンデンサ

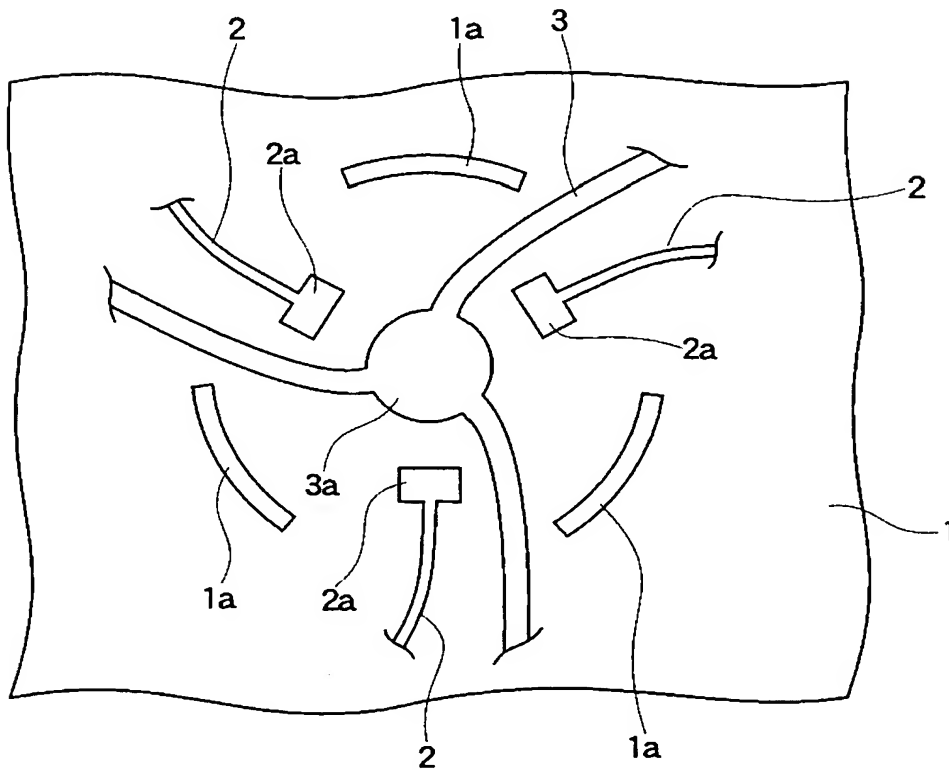
C 3 第 3 のコンデンサ

【書類名】 図面

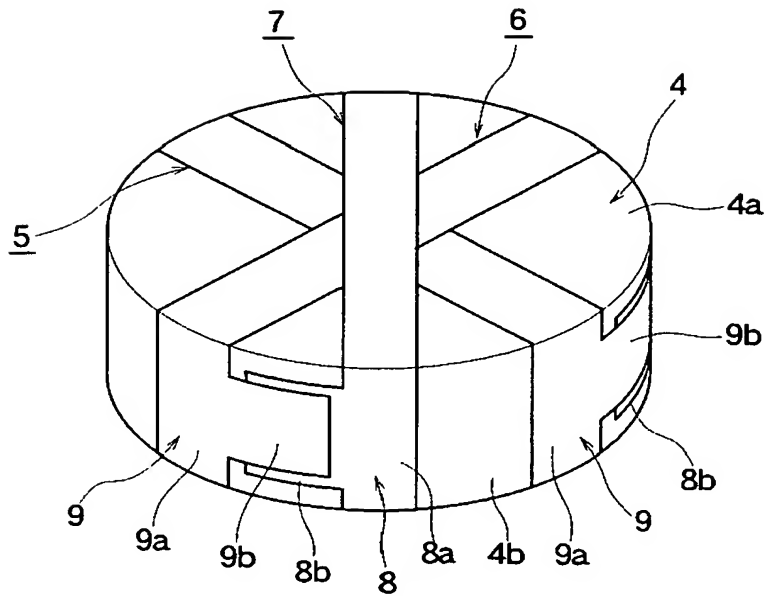
【図 1】



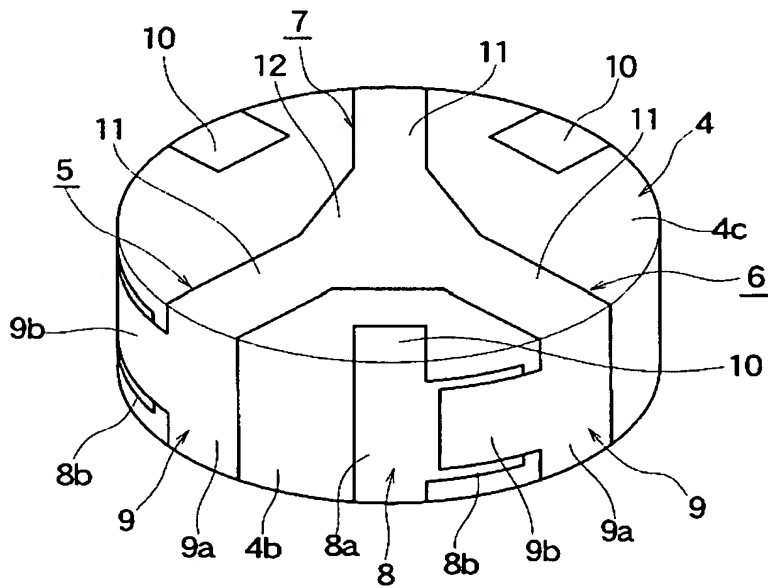
【図 2】



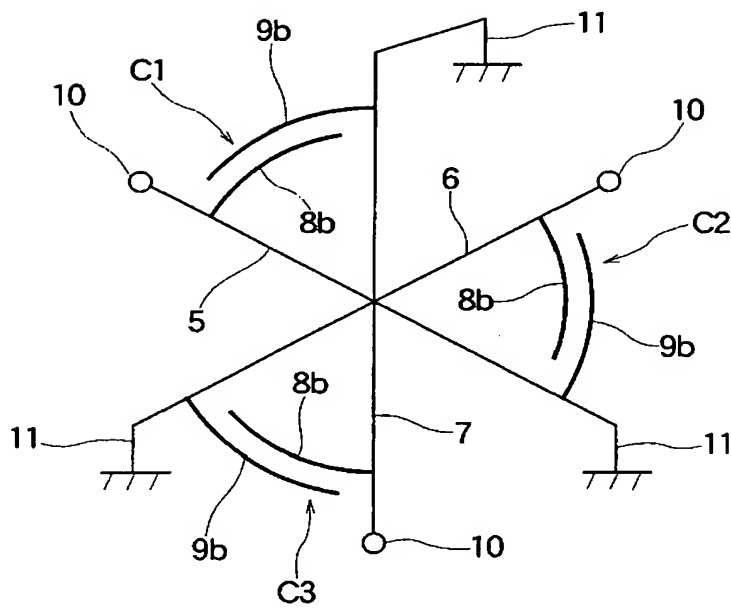
【図 3】



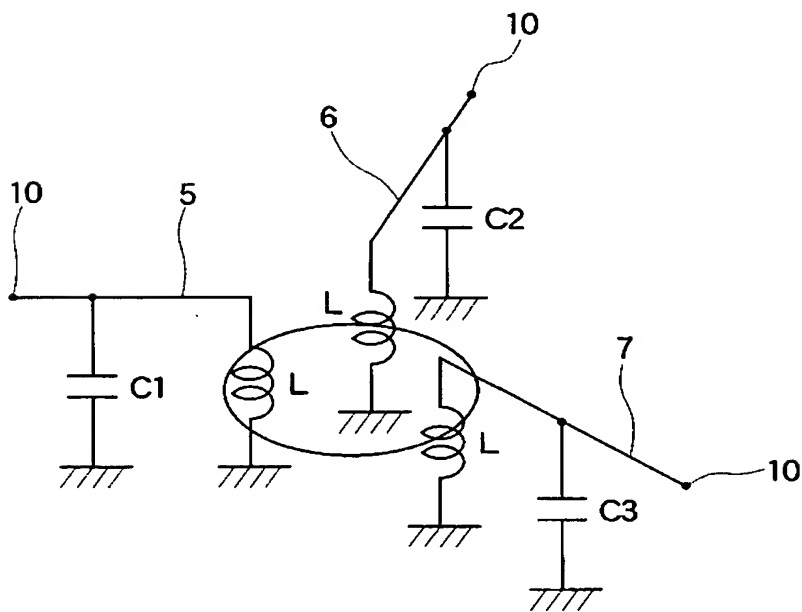
【図 4】



【図 5】

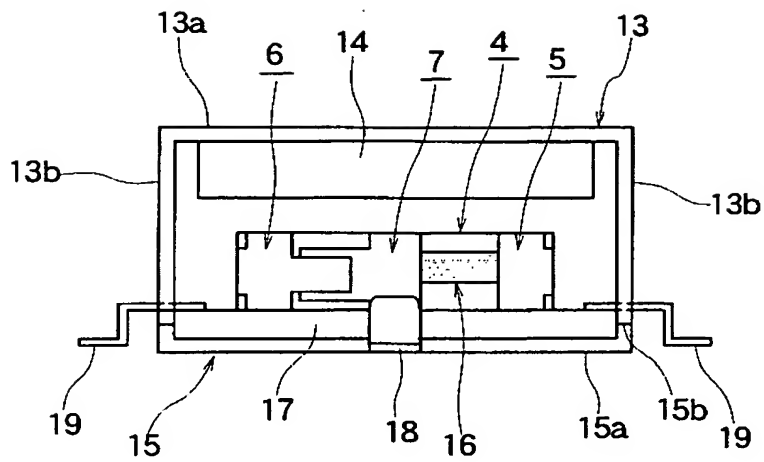


【図 6】

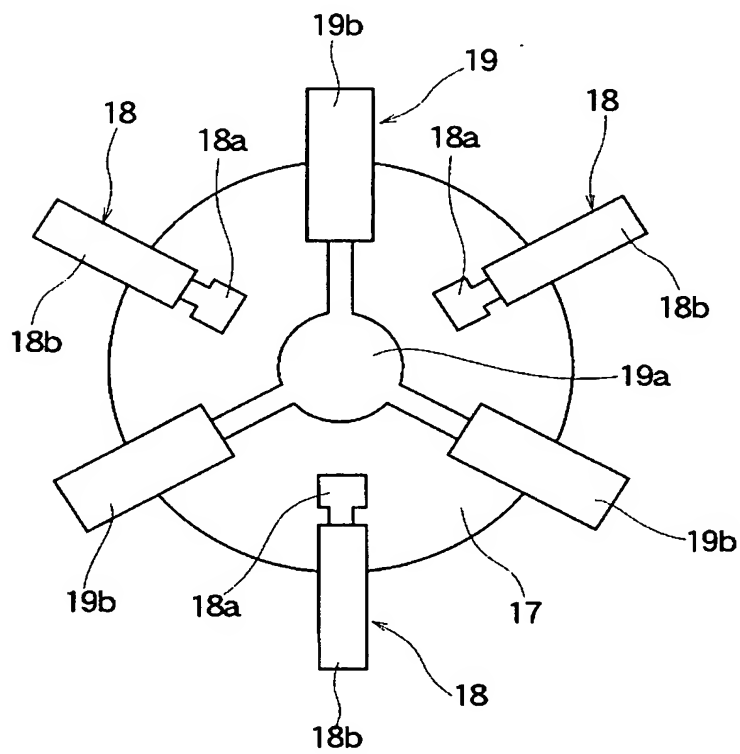




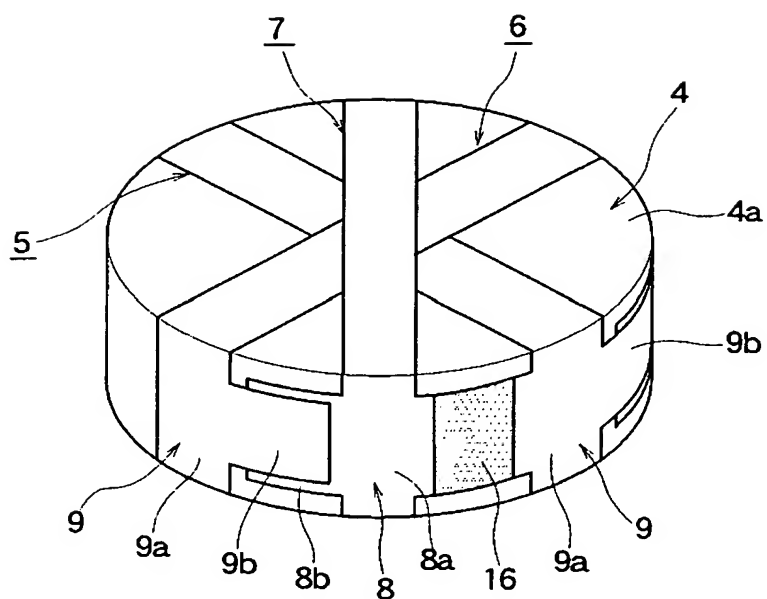
【図 7】



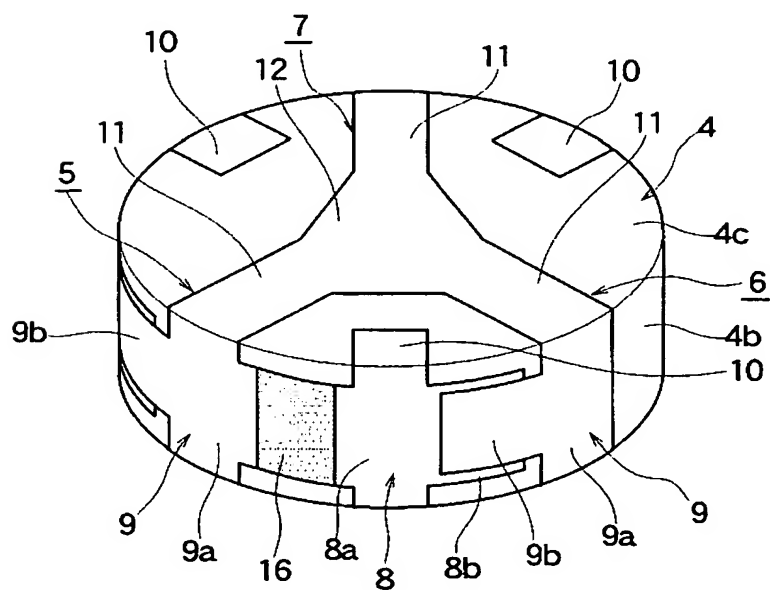
【図 8】



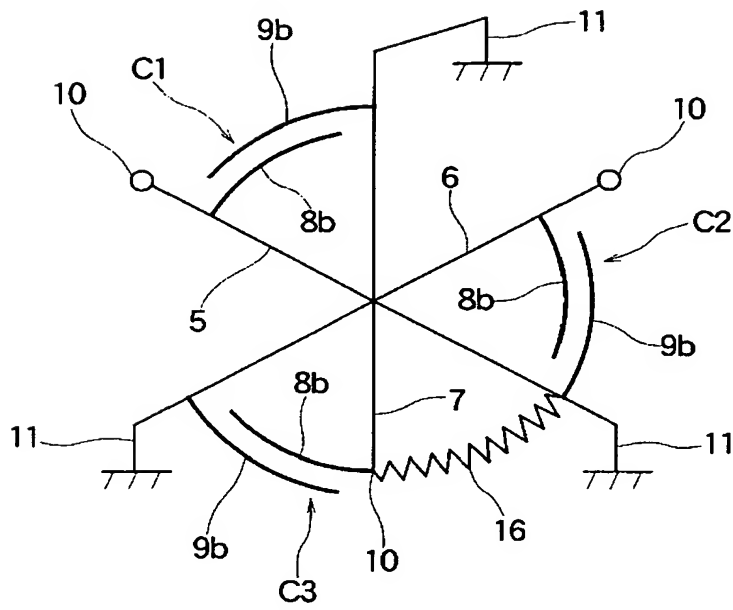
【図 9】



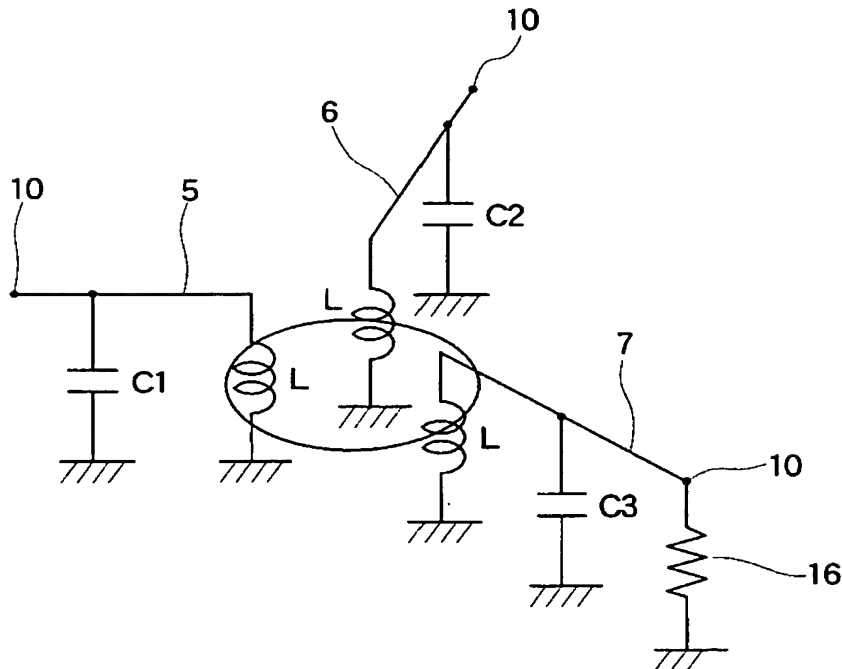
【図 10】



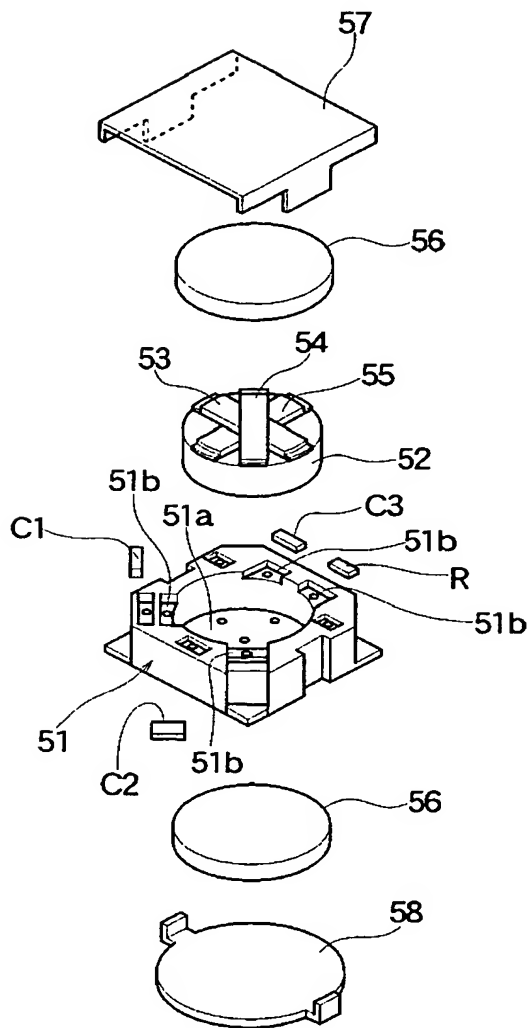
【図 1 1】



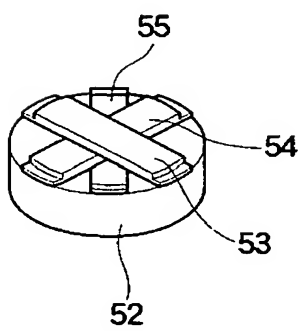
【図 1 2】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 小型で、生産性が良く、安価な非可逆回路素子を提供する。

【解決手段】 本発明の非可逆回路素子において、薄膜、或いは厚膜で形成された第 1, 第 2, 第 3 の中心導体 5, 6, 7 のそれぞれは、一端から延びてフェライト部材 4 の側面 4 b 上に形成された第 1 延長部 8 と、他端から延びてフェライト部材 4 の側面 4 b 上に形成された第 2 延長部 9 とを有し、互いに隣り合う第 1, 第 2 延長部 8, 9 は、薄膜、或いは厚膜で形成された第 2 の誘電体を介して互いに対向させて、互いに隣り合う第 1, 第 2 延長部 8, 9 間でコンデンサを形成したため、従来のチップ型コンデンサを使用することがなく、コンデンサを薄く形成できて、小型で安価なものが得られる。

【選択図】 図 3

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 0 6 4 2 9
受付番号	5 0 2 0 1 5 8 3 9 2 1
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 4 年 1 0 月 2 3 日

< 認定情報・付加情報 >

【提出日】 平成14年10月22日

次頁無

特願 2 0 0 2 - 3 0 6 4 2 9

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 1 0 0 9 8 ]

1 . 変更年月日

1 9 9 0 年 8 月 2 7 日

[変更理由]

新規登録

住 所

東京都大田区雪谷大塚町 1 番 7 号

氏 名

アルプス電気株式会社